

日本国特許庁 02.09.2004
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年 9月 5日
Date of Application:

出願番号 特願2003-314245
Application Number:

[ST. 10/C] : [JP2003-314245]

出願人 三菱電機株式会社
Applicant(s):

RECEIVED
21 OCT 2004
WIPO PCT

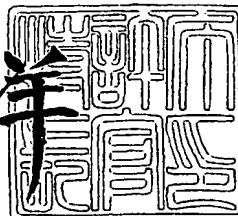
BEST AVAILABLE COPY

PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

2004年10月 7日

特許庁長官
Commissioner,
Japan Patent Office

小川洋



【書類名】 特許願
【整理番号】 547074JP01
【提出日】 平成15年 9月 5日
【あて先】 特許庁長官殿
【国際特許分類】 H01L 21/324
 H01L 29/786

【発明者】
【住所又は居所】 東京都千代田区丸の内二丁目 2番 3号 三菱電機株式会社内
【氏名】 井上 満夫

【発明者】
【住所又は居所】 東京都千代田区丸の内二丁目 2番 3号 三菱電機株式会社内
【氏名】 宮川 修

【発明者】
【住所又は居所】 東京都千代田区丸の内二丁目 2番 3号 三菱電機株式会社内
【氏名】 坂本 孝雄

【特許出願人】
【識別番号】 000006013
【氏名又は名称】 三菱電機株式会社

【代理人】
【識別番号】 100064746
【弁理士】
【氏名又は名称】 深見 久郎

【選任した代理人】
【識別番号】 100085132
【弁理士】
【氏名又は名称】 森田 俊雄

【選任した代理人】
【識別番号】 100083703
【弁理士】
【氏名又は名称】 仲村 義平

【選任した代理人】
【識別番号】 100096781
【弁理士】
【氏名又は名称】 堀井 豊

【選任した代理人】
【識別番号】 100098316
【弁理士】
【氏名又は名称】 野田 久登

【選任した代理人】
【識別番号】 100109162
【弁理士】
【氏名又は名称】 酒井 將行

【手数料の表示】
【予納台帳番号】 008693
【納付金額】 21,000円

【提出物件の目録】
【物件名】 特許請求の範囲 1
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1

【書類名】特許請求の範囲**【請求項 1】**

基板上に非晶質シリコン膜を形成する非晶質シリコン積層工程と、
前記非晶質シリコン膜にレーザ光を照射して、前記非晶質シリコン膜の少なくとも一部
を多結晶シリコン膜に変換する照射工程と、
前記照射工程の後に、酸素を含む雰囲気中で前記多結晶シリコン膜の表面を酸化する酸
化工程と
を含み、

前記レーザ光として、波長が350 nm以上800 nm以下のパルスレーザ光を、幅方
向に少なくとも3 (mJ/cm²) / μm以上のエネルギー密度勾配を有する線状ビーム
に変換したものを用いて、

前記酸化工程は、温度が500°C以上650°C以下、かつ圧力が10気圧以上の飽和水
蒸気の雰囲気中で行なう、半導体装置の製造方法。

【請求項 2】

前記酸化工程によって酸化した前記多結晶シリコン膜の上面に対して、化学気相成長法
によって酸化シリコンをさらに積層する工程を含む、請求項 1 に記載の半導体装置の製造
方法。

【請求項 3】

前記照射工程は、前記幅方向が、形成されるべき薄膜トランジスタのソース領域とドレ
イン領域とを結ぶ方向に対して平行になるように前記レーザ光を照射する、請求項 1 または
2 に記載の半導体装置の製造方法。

【書類名】明細書

【発明の名称】半導体装置の製造方法

【技術分野】

【0001】

本発明は、半導体装置の製造方法に関する。特に、薄膜半導体の製造方法に関する。

【背景技術】

【0002】

絶縁基板上に形成された多結晶シリコン薄膜トランジスタにおいては、MOS-FET (Metal Oxide Semiconductor - Field Effect Transistor) 構造が一般的である。この薄膜トランジスタの製造方法としては、絶縁基板上に、多結晶シリコンの半導体層を形成したのち、化学気相成長 (CVD: Chemical Vapor Deposition) 法によって、多結晶シリコン膜の上にゲート絶縁膜としての酸化シリコン膜を積層して、さらにその上にゲート電極を形成する方法が一般的である。この方法で製造された多結晶薄膜トランジスタには、MOS界面となる多結晶シリコンの表面に結晶欠陥や不純物などが局在し得る。特に、多結晶シリコン膜の表面を含む部分に形成されるソース領域とドレイン領域との間の領域において、結晶欠陥などが存在すると、この領域における電子または正孔の移動度が小さくなったり、しきい値電圧が高くなったりするという問題が生じている。

【0003】

特開平11-67758号公報には、酸化レートの小さい酸素を主成分とする雰囲気下で、多結晶シリコン膜を酸化する工程を含む製造方法が開示されている。この製造方法では、多結晶シリコン膜の表面層での酸化はゆっくりと進行し、結晶欠陥を低減することができ、膜質を均一にすることができ、酸化されずに残る多結晶シリコン膜の表面の凹凸を抑制することができるというものである。また、酸化レートの大きい水蒸気を主成分とする雰囲気下で酸化する工程を併用することにより、多結晶シリコン膜内での酸化の進行速度を速めることができ、結晶欠陥の少ない良質な半導体膜の成形を行なうことができるというものである。また、これらの2つの工程を1~50気圧の雰囲気で行なうと、300~700°Cの温度で、酸化膜の生成などを効率よく行なうことができ、絶縁性基板を損傷することもないというものである。なお、この先行例では、多結晶シリコン膜を形成する方法としては、炉アニール法（固相成長法）、レーザアニール法（溶融再結晶法）などの方法を用いている。

【0004】

特開平9-312403号公報には、非晶質ケイ素膜の特定の領域に、ニッケル元素を接して保持させる製造方法が開示されている。ニッケル元素が配置された非晶質ケイ素膜に加熱処理を施すことにより、基板に平行な方向への結晶成長を行なわせる。さらに、ハロゲン元素を含有した酸化性雰囲気中での加熱処理を施すことにより、熱酸化膜を形成する。そして、上記の結晶成長方向とソース／ドレイン領域とを結ぶ方向と併せて、薄膜トランジスタ (TFT: Thin Film Transistor) を作製する。この製造方法により、トランジスタ特性としての移動度およびS値が優れた薄膜トランジスタを得ることができるというものである。

【特許文献1】特開平11-67758号公報（第3~6頁、第1~4図）

【特許文献2】特開平9-312403号公報（第4~10頁、第1~5図）

【発明の開示】

【発明が解決しようとする課題】

【0005】

上記の特許文献に開示されている製造方法においては、MOS界面を多結晶シリコン膜の内部に形成することができる。したがって、多結晶シリコンの表面の結晶欠陥や不純物の少ないMOS界面を形成して、トランジスタ特性の優れた薄膜トランジスタを得ることができる。

【0006】

しかしながら、上記の特許文献1に開示された製造方法においては、多結晶シリコン膜

を形成するために、アモルファスシリコン膜にレーザ光を照射して、多結晶シリコン膜に変換する一般的なレーザアニールによる方法を採用している。この方法においては、多結晶シリコンの結晶成長が、溶融したシリコン膜の下部、すなわち最も深く温度の低い絶縁基板の側から生じる。結晶成長は、シリコン膜の下部から上部に向かって、すなわち表面に向かって成長するため、シリコンの表面に近くなるほどよい結晶が形成される。この多結晶シリコン膜にゲート絶縁膜などを形成するために、多結晶シリコンの表面に対して酸化を行なうと、結晶性の優れた部分が酸化シリコン膜になる。一方で、ソース領域やドレイン領域が形成されるMOS界面は、清浄度は保たれているものの、多結晶シリコン膜内部の結晶性が劣った部分に形成されることになる。多結晶シリコン膜のうち、結晶性の劣った部分に半導体層が形成されるため、薄膜トランジスタの性能は十分に改善されていないという問題があった。

【0007】

上記の特許文献2における製造方法では、絶縁基板の主表面と平行な方向に結晶成長をさせたのち、多結晶シリコン膜の表面を酸化させて酸化シリコン膜を形成しているため、多結晶シリコン膜の膜厚方向の結晶性に対しては、あまり変化がないものと考えられる。すなわち、酸化シリコン膜の形成のために多結晶シリコン膜を酸化しても、残ったシリコン膜の結晶性としては優れていると考えられる。しかしながら、この製造方法においては、基板の主表面に対して平行な方向に結晶成長を行なうため、ニッケルをシリコン膜の中に含有させなくてはならなかったり、ニッケルの除去が必要であった。このように、プロセスが煩雑であるという問題があった。また、1000°C前後の高温の雰囲気中で製造を行なう必要があるという問題があった。

【0008】

本発明は、上記の問題点を解決するためになされたものであり、結晶性の優れた半導体装置を容易に製造することができる半導体装置の製造方法を提供することを目的とする。

【課題を解決するための手段】

【0009】

上記目的を達成するため、本発明に基づく半導体装置の製造方法は、基板上に非晶質シリコン膜を形成する非晶質シリコン積層工程と、上記非晶質シリコン膜にレーザ光を照射して、上記非晶質シリコン膜の少なくとも一部を多結晶シリコン膜に変換する照射工程と、上記照射工程の後に、酸素を含む雰囲気中で上記多結晶シリコン膜の表面を酸化する酸化工程とを含み、上記レーザ光として、波長が350nm以上800nm以下のパルスレーザ光を、幅方向に少なくとも3(mJ/cm²)/μm以上のエネルギー密度勾配を有する線状ビームに変換したものを用いる。上記酸化工程は、温度が500°C以上650°C以下、かつ圧力が10気圧以上の飽和水蒸気の雰囲気中で行なう。

【発明の効果】

【0010】

本発明によれば、結晶性の優れた半導体装置を容易に製造することができる。

【発明を実施するための最良の形態】

【0011】

(実施の形態1)

図1から図14を参照して、本発明に基づく実施の形態1における半導体装置の製造方法について説明する。

【0012】

図1から図6は、本発明に基づく半導体装置の製造方法の一例を説明する断面図である。本実施の形態における半導体装置は、MOS-FETである。図1は、非晶質シリコン積層工程の説明図である。絶縁基板1の上面に、矢印40に示すように、CVD法を用いて、アモルファスシリコン膜2を形成する。絶縁基板1には、ガラス基板などの他に、たとえば、ガラス基板の上面に下地膜としての酸化シリコン膜を形成したものを用いる。本実施の形態においては、絶縁基板1として、ガラス基板の上面に厚さ200nmの酸化シリコン膜をCVD法によって形成したものを用いている。基板上の膜材料として、アモル

ファスシリコン膜2をLPCVD (Low Pressure CVD) によって、70 nmの厚さまで形成している。

【0013】

図2は、照射工程の説明図である。アモルファスシリコン膜2の上面に対して、矢印4 1の向きにレーザ光を照射する。レーザ光の照射によって、アモルファスシリコン膜2が加熱されて溶融する。溶融したシリコンが冷却されて固化する際に、結晶構造が多結晶構造になって多結晶シリコン膜3が形成される。

【0014】

次に、図3に示すように、多結晶シリコン膜3をアイランド状にするパターニングを行なう。図4は、酸化工程の説明図である。酸素を含む雰囲気中に配置することによって、多結晶シリコン膜3の表面を酸化して、後にゲート絶縁膜となるべき酸化シリコン膜5を形成する。この酸化工程は、酸化雰囲気に加えて飽和水蒸気の中で行なうことが好ましい。

【0015】

次に、図5に示すように、酸化シリコン膜5の上面に、ゲート電極6を形成する。これらの工程によって、MOS構造の基本部分が形成される。この後、多結晶シリコン膜3の表面のうちゲート電極6の両脇に位置する領域に、不純物の注入を行なって、ソース領域およびドレイン領域を形成する。さらに、図6に示すように、ゲート電極6の周りに保護膜7およびソース・ドレイン領域からの引出し電極となるソース・ドレイン電極8を形成する。

【0016】

図7は、図2の照射工程において用いられるレーザ光の照射装置の説明図である。本実施の形態におけるレーザ光には、Nd:YAGレーザの第2高調波が用いられている。レーザ光は、Nd:YAGレーザの第2高調波発振装置10から発振される。本実施の形態におけるレーザ光の波長は532 nmである。発振されたレーザ光は、矢印42に示すように、バリアブルアッテネータ11および線状ビーム成形光学系14を通って、移動ステージ12上に配置されたターゲット13に照射される。レーザ光は、バリアブルアッテネータ11によって所定の強度に調整され、線状ビーム成形光学系14によって線状ビームプロファイルに変換される。移動ステージ12は、レーザ光に対して、相対的にターゲット13の移動が行なえるように構成されている。このような装置を用いて、ターゲット13に対してレーザ熱処理が行なわれる。

【0017】

図8に、レーザ光をアモルファスシリコン膜に照射してアモルファスシリコン膜が溶融する様子を説明する概略図を示す。レーザ光は、線状ビーム成形光学系(図7参照)の出力部に形成された集光レンズ15によって線状ビームのレーザ光16に変換される。線状のレーザ光16は、アモルファスシリコン膜2の主表面に照射される。レーザ光の幅方向のエネルギー密度の分布は、たとえばガウス分布状である。集光されたレーザ光のエネルギー密度は、レーザ光プロファイル30に示すように、幅方向の中央部で最も大きくなる。そして、中央部から外側に向かうにつれて、徐々にエネルギー密度が小さくなる。照射に用いるレーザ光16は、幅方向に少なくとも $3 \text{ (mJ/cm}^2\text{)}/\mu\text{m}$ 以上のエネルギー密度勾配を有するレーザ光を使用する。レーザ光16の長手方向においては、エネルギー密度は一定である。このように、照射されるレーザ光は、いわゆるトップフラット状になっている。

【0018】

Nd:YAGレーザの第2高調波をアモルファスシリコン膜2に照射すると、アモルファスシリコンの第2高調波に対する吸収係数が小さいため、アモルファスシリコン膜2の厚さ方向においてほぼ均一に加熱される。レーザ光16の幅方向に対しては、温度分布曲線35に示すように、レーザ光プロファイル30におけるエネルギー密度が最も大きな位置に対応する位置が最も高い温度になり、レーザ光16の幅方向に沿って徐々に温度が低くなる。したがって、図8(b)に示すように、絶縁基板の上に形成されたアモルファスシリ

リコン膜2は、深さ方向において全体的にはほぼ均一に溶融して溶融部20が形成される。レーザ光16の幅方向においては、一定の長さのみ溶融する。レーザ光16の長手方向においては、線状ビームに沿って溶融部20が形成される。すなわち、レーザ光プロファイル30のエネルギー密度が一番高い部分に対応した領域に沿って、溶融部20が形成される。

【0019】

図9に、アモルファスシリコン膜2に対してパルスレーザ光を照射するときの説明図を示す。レーザ光を照射する際、移動ステージが移動することによって、アモルファスシリコン膜2は、絶縁基板1と共に矢印43の向きに移動する。一方でレーザ光の照射位置は一定である。レーザ光の照射は、移動ステージを線状ビームの幅方向に移動しながら行なう。たとえば、図8(a)においては、矢印43の向きに移動ステージを移動しながらレーザ光の照射を行なう。図9において、レーザ光プロファイル30は、至近のレーザ光の照射におけるエネルギー密度を示している。レーザ光プロファイル31およびレーザ光プロファイル32は、順に過去においてレーザ光の照射が行なわれてきたエネルギー密度の分布を示している。この照射工程においては、線状ビームの幅方向に一定距離ずつずらしながらレーザ光の照射を行なっている。1回の移動距離を線状ビームの幅よりも長くすると、同一箇所へのレーザ光の照射回数が1回のみとなる。一方で、1回の移動距離を線状ビームの幅よりも短くすることによって、図9に示すように、同一箇所へのレーザ光の照射を複数回行なうことができ、非晶質シリコン膜を連続的に多結晶化することができる。また、移動しながらパルスレーザ光を照射することによって、アモルファスシリコン膜の一定領域を全体的に多結晶シリコン膜に変換することができる。

【0020】

図10に、溶融したシリコンが冷却固化されて、多結晶になっていく様子を説明する断面図を示す。図10(a)は、本発明に基づくレーザ光の照射を行なった場合の説明図である。図8(b)に示したように、絶縁基板上のアモルファスシリコン膜2は、厚さ方向全体にわたってほぼ均一に溶融する。アモルファスシリコン膜2の深さ方向および線状ビームの長手方向における温度差は小さいため、結晶成長は、矢印45に示すように、レーザ光が相対的に移動する方向、すなわち横方向成長(1次元の成長)になる。したがって、成長する結晶粒は、矢印45に示す横方向、すなわち絶縁基板1の主表面に平行な方向に長手方向を有するように成長する。また、深さ方向に対しては依存せず、深さ方向全体にわたって結晶性の優れた多結晶シリコン膜を得ることができる。

【0021】

図10(b)に、従来の技術に基づくレーザ光の照射を行なった場合における結晶成長の説明図を示す。従来の技術に基づく製造方法においては、エキシマレーザ(典型的なエキシマレーザは、波長が308nmのXeClレーザ)を用いた線状ビームによるレーザ熱処理が行なわれていた。エキシマレーザによる場合は、レーザ光に対するアモルファスシリコンの吸収係数が非常に大きく、アモルファスシリコン膜の表面近傍で大部分のレーザ光の吸収が行なわれる。したがって、アモルファスシリコン膜の表面近くは、温度が高く、一方でアモルファスシリコン膜の膜下部は温度が低いため、アモルファスシリコン膜の厚さ方向に結晶が成長する。すなわち、従来の技術に基づくレーザ光の照射では、アモルファスシリコン膜2の厚さ方向に温度分布が生じているため、矢印44に示すように、相対的に温度の低い絶縁基板1の側から反対側に向かって結晶が成長する。したがって、アモルファスシリコン膜の表面に近づくほど優れた多結晶が形成されている。しかし、後にMOS界面となる部分は、アモルファスシリコン膜2の内部に位置するため、結晶性の悪い部分が半導体層となる。これに対し、本発明に基づく製造方法では、上記のように、変換された多結晶シリコン膜の厚さ方向に結晶性が依存しない優れた結晶粒を形成することができる。

【0022】

集光ビームの幅方向の分布は、たとえばガウス分布状になっているため、アモルファスシリコン膜に照射されるレーザ光のエネルギー密度勾配は、レーザ光のエネルギーの他に、レ

レーザ光の幅方向の位置によっても変化する。製造された多結晶シリコン膜の結晶粒の形状観察を行なった結果、エネルギー密度勾配が $3 \text{ (mJ/cm}^2\text{)}/\mu\text{m}$ 以上になったとき、結晶粒の形状が横方向に大きく偏る成長をすることが分かった。

【0023】

図11に、横方向成長が大きく生じた場合の結晶粒の平面図を示す。矢印50に示す方向が線状ビームの長手方向であり、矢印51に示す方向が線状ビームの幅方向である。レーザ光は、矢印52に示す向きに相対的に移動しながら照射される。それぞれの結晶粒21は、横方向すなわち矢印51の方向に成長する。本実施の形態においては、粒径が数 μm 程度の大きな結晶粒を得ることができた。特に、結晶粒21の成長方向である横方向の長さ25が成長方向に垂直な方向の長さ26の2倍以上で、結晶粒21の長手方向が線状ビームの幅方向（移動ステージの移動方向）に平行になるような、多結晶シリコンの結晶列を得ることができた。このような結晶を形成することによって、電子または正孔の移動度が大きな半導体膜を提供することができる。特に、結晶粒21の長手方向において、移動度の大きな半導体膜を提供することができる。

【0024】

このような製造方法により形成された多結晶シリコン膜を、圧力20気圧(2.026MPa)、温度600℃の飽和水蒸気雰囲気中で表面を酸化させてゲート絶縁膜を形成して、薄膜トランジスタを製造した。本明細書においては、飽和水蒸気雰囲気中で多結晶シリコン膜の表面を酸化させて酸化シリコン膜を形成する方法を「HPA法」と記す。

【0025】

図12に、本発明に基づく半導体装置の製造方法を用いて製造したMOS-FETにおけるMOS界面付近の拡大断面図を示す。ゲート電極6の下には、酸化シリコン膜5が形成され、さらにその下には、多結晶シリコン膜3が形成されている。図12には、多結晶シリコン膜3の内部に、成長した結晶粒21を模式的に記している。多結晶シリコン膜3の上面であって、ゲート電極6を多結晶シリコン膜3に投影したときに影となる領域の側方には、ソース・ドレイン領域22が形成されている。ソース・ドレイン領域22は、左右の両側に形成されている。ゲート電極6の側方には、ソース・ドレイン領域22との導通を得るためのソース・ドレイン電極8がそれぞれ形成されている。この薄膜トランジスタは、照射工程において、移動ステージの移動方向（線状ビームの幅方向）が矢印46に示すように、ソース領域とドレイン領域とを結ぶ方向に対して平行になるように移動しながら照射を行なっている。したがって、矢印46に示すソース領域とドレイン領域とを結ぶ方向に対して、結晶粒の長手方向が平行になるように結晶粒が成長している。また、多結晶シリコン膜3の厚さ方向において、結晶粒の乱れは生じずに、結晶粒の形状がほぼ一様な多結晶シリコン膜が形成されている。MOS-FETが駆動されたとき、電子または正孔は、ソース・ドレイン領域22同士の間を、矢印46に示す方向に移動する。

【0026】

図13に、従来の技術に基づく製造方法で製造したnチャンネルの薄膜トランジスタと本発明に基づく製造方法で製造したnチャンネルの薄膜トランジスタの電気特性のうち、移動度を比較したグラフを示す。従来の技術に基づく製造方法としては、照射工程においてエキシマレーザを用いて多結晶シリコンを形成する方法を用いている。横軸はゲート絶縁膜の製造方法およびそれぞれの方法によって形成された厚さを示しており、縦軸は、それぞれの製造方法によって、製造された薄膜トランジスタの移動度を示している。横軸における一番右側の点が、HPA法のみを行なって酸化シリコン膜を形成した薄膜トランジスタである。本実施の形態における製造方法(YAG2ωレーザアニールによる方法)の方が、従来の技術に基づく製造方法(エキシマレーザアニールによる方法)よりも移動度が大きくなっていることが分かる。

【0027】

図14に、従来の技術に基づく製造方法で製造した薄膜トランジスタと本発明に基づく製造方法で製造した薄膜トランジスタの電気特性のうち、しきい値電圧を比較したグラフを示す。横軸は、形成されたゲート絶縁膜の厚さを示し、縦軸はしきい値電圧を示す。そ

それぞれの製造方法は、図13に示した製造方法と同一である。横軸の一番左側の点が、H P A法のみを行なって酸化シリコン膜を形成した薄膜トランジスタである。本実施の形態における製造方法(YAG 2 ω レーザアニールによる方法)の方が、従来の技術に基づく製造方法(エキシマレーザアニールによる方法)よりもしきい値電圧が低くなっていることが分かる。

【0028】

このように、本実施における半導体の製造方法を採用することによって、移動度が大きい薄膜トランジスタを提供することができる。また、しきい値電圧の低い薄膜トランジスタを提供することができる。これらの効果を得ることができるのは、前述したような結晶が成長する方向の違いによって生じる結晶粒の形状や大きさが優れていることに起因するものと推定される。特に、結晶粒の長手方向がソース領域ードレイン領域の方向と平行になっているため、ソース領域とドレイン領域とに挟まれる領域は、結晶粒界が少なく移動度が高い高性能な薄膜トランジスタを形成することができると考えられる。このように、本発明に基づく製造方法は、優れたトランジスタ特性を有する半導体装置を提供することができる。

【0029】

(実施の形態2)

図13および図14を参照して、本発明に基づく実施の形態2における半導体装置の製造方法について説明する。

【0030】

本実施の形態においては、実施の形態1と同様に、レーザ発振装置として波長が532 nmのNd:YAGレーザの第2高調波発振装置を用いて、多結晶シリコン膜を形成した。この後に、酸化工程として、温度が500°C、圧力が20気圧の飽和水蒸気雰囲気中で、多結晶シリコン膜の表面を酸化して酸化シリコン膜を形成する方法をまず用いた。

【0031】

この酸化条件では、所定の酸化膜厚を得るために長時間の処理が必要である。このため、本実施の形態における第1の半導体装置として、多結晶シリコンの表面を11 nmの厚さのみ酸化させた後、所定の膜厚になるまでLPCVD法によって35 nmの厚さの酸化シリコン膜を積層した。この酸化シリコン膜をゲート絶縁膜としたnチャンネルの薄膜トランジスタを製造した。次に、本実施の形態における第2の半導体装置として、多結晶シリコン表面を酸化させて、厚さが33 nmの酸化膜を形成した後に、LPCVD法によって厚さが10 nmの酸化シリコン膜を積層した。この酸化シリコン膜をゲート絶縁膜としたnチャンネルの薄膜トランジスタを製造した。また、酸化シリコン膜をLPCVD法のみで形成した薄膜トランジスタも製造した。さらに、これらの製造方法について、多結晶シリコン膜を形成する照射工程において、従来の技術に基づくエキシマレーザを用いた薄膜トランジスタを製造した。それぞれの製造方法によって製造された薄膜トランジスタについて、トランジスタ特性を調査するために電気特性を測定した。この結果を、図13および図14に併記する。

【0032】

図13は、それぞれの半導体装置の移動度を示す。図13の横軸はゲート絶縁膜の構成を示し、それぞれは左から順番に、LPCVD法によって58 nmの厚さに形成したもの、HPA法を25分間行なって11 nm積層した上にさらにLPCVD法によって35 nm積層したもの、HPA法を75分間行なって33 nm積層した上にさらにLPCVD法によって10 nm積層したもの、HPA法のみを75分間行なって33 nmの厚さの酸化シリコン膜を形成した薄膜トランジスタを示している。

【0033】

この結果、本発明に基づくレーザアニールを行なうと、HPA法とLPCVD法とを組み合わせて酸化シリコン膜を形成した場合においても、HPA法のみによって酸化シリコン膜を形成した薄膜トランジスタと同様の性能を得ることができた。また、従来の技術に基づく製造方法(エキシマレーザアニールを行なう製造方法)においては、HPA法を多

く用いるほど、すなわち、多結晶シリコンの表面を酸化する方法を多用するほど、移動度が低下する傾向が見られる。一方で、本発明に基づく製造方法（YAG2ωレーザアニールを行なう方法）では、HPA法を多く用いても移動度の低下は観察されず、移動度の大きな薄膜トランジスタを提供することができる。

【0034】

図14は、それぞれの半導体装置のしきい値電圧を示すグラフである。横軸がゲート絶縁膜の厚さ、縦軸がしきい値電圧を示している。HPA法のみ、LPCVD法とHPA法、LPCVD法のみのいずれの製造方法にも関わらず、本発明に基づく製造方法は、従来の技術に基づく製造方法と比較して、しきい値電圧が低くなっていることがわかる。さらに、HPA法を含む製造方法に着目すると、グラフ中に破線で示すように膜厚の依存性を考慮しても、従来のエキシマレーザアニールを用いた半導体装置におけるゲート絶縁膜の膜厚の依存性を示す直線から外れて、しきい値電圧が低くなっていることがわかる。

【0035】

さらに、ソース領域とドレイン領域とを同電位にして、これらの領域とゲート電極との間に電圧を印加することによって、絶縁破壊電圧、すなわち耐電圧を測定した。この結果、HPA法に加えてLPCVD法を併用して形成した薄膜トランジスタは、膜厚33nmまで多結晶シリコン膜の表面を酸化させた薄膜トランジスタに対して、耐電圧が向上することがわかった。このように、HPA法に加えてLPCVD法を用いてゲート絶縁膜としての酸化シリコン膜を形成することによって、耐電圧の高い薄膜トランジスタを提供することができる。

【0036】

本実施の形態のように、水蒸気を含む雰囲気中で多結晶シリコン膜の表面を酸化する酸化工程の後に、化学気相成長法によって酸化シリコンをさらに積層することによって、MOS界面が清浄な状態を維持して、必要な厚さの酸化シリコン膜を短時間に形成することができる。

【0037】

(実施の形態3)

本発明に基づく実施の形態3においては、実施の形態1の照射工程における、Nd:YAGレーザの第2高調波発振装置の代わりに、Nd:YAGレーザの第3高調波発振装置を用いてアモルファスシリコン膜にレーザ光を照射した。第3高調波発振装置から発振されるレーザ光の波長は355nmである。レーザ光の光学系や、絶縁基板およびアモルファスシリコン膜を移動しながらレーザ光を照射することなど、照射するレーザ光以外について実施の形態1と同様である。

【0038】

アモルファスシリコン膜に対してレーザアニールを行なった結果、実施の形態1におけるレーザ光の波長532nmを照射した場合と同様に、線状ビームの幅方向への横方向成長が観察された。また、結晶粒の粒径については、数μm程度の大きなものを形成することができた。

【0039】

この多結晶シリコン膜を用いて、圧力20気圧、温度600℃の飽和水蒸気雰囲気中で表面を酸化することによって、ゲート絶縁膜を形成した。このゲート絶縁膜を備える薄膜トランジスタを製造して性能試験を行なった。この薄膜トランジスタについても、実施の形態1における波長532nmのレーザ光を照射して製造した薄膜トランジスタと同様に、高性能のものを得ることができた。

【0040】

本実施の形態および実施の形態1から、発振するレーザ光の波長を少なくとも355nm以上532nm以下にすることで、横方向成長を行なった結晶粒を得ることができ、さらに、高性能の薄膜トランジスタを得ることができるといえる。

【0041】

(実施の形態4)

本発明に基づく実施の形態4においては、実施の形態1の照射工程における、Nd:YAGレーザの第2高調波発振装置の代わりに、チタンサファイアレーザ発振装置を用いた。このレーザ発振装置は、波長が可変の発振装置であり、波長が700nmから800nmのレーザ光を発振することができる。レーザ光の光学系や、絶縁基板およびアモルファスシリコン膜を移動しながらレーザ光を照射することなど、照射するレーザ光以外については実施の形態1と同様である。

【0042】

アモルファスシリコン膜に対してレーザアニールを行なった結果、いずれの波長においても、線状ビームの幅方向への横方向成長が観察され、数μm程度の大きな粒径を有する結晶粒が形成された。

【0043】

この多結晶シリコン膜を用いて、圧力20気圧、温度600℃の飽和水蒸気雰囲気中で、多結晶シリコンの表面を酸化してゲート絶縁膜を形成した薄膜トランジスタを製造して性能試験を行なった。この薄膜トランジスタについても、実施の形態1における波長532nmのレーザ光を照射して製造した薄膜トランジスタと同様に、高性能のものを得ることができた。

【0044】

本実施の形態および実施の形態1から、照射するレーザ光の波長を少なくとも532nm以上800nm以下にすることで、横方向成長を行なった結晶粒を得ることができ、さらに、高性能の薄膜トランジスタを得ることができるといえる。また、従来の技術において用いるエキシマレーザ（たとえば、波長が308nmのXeClレーザ）では横方向成長が観察されないこと、および上記の実施の形態3と本実施の形態との結果から、発振するレーザ光の波長を、350nm以上800nm以下にすることで、横方向成長を行なった結晶粒を得ることができ、さらに、高性能の薄膜トランジスタを得ることができといえる。

【0045】

（実施の形態5）

本発明に基づく実施の形態5においては、実施の形態1と同様に、波長が532nmのNd:YAGレーザの第2高調波発振装置を用いて、多結晶シリコン膜を形成した後の酸化工程において、温度500℃、圧力20気圧の飽和水蒸気雰囲気中で、多結晶シリコン膜の表面を酸化してゲート絶縁膜を形成した。

【0046】

この結果、酸化膜の形成速度が実施の形態1における酸化条件の温度600℃、圧力20気圧の場合に比べてかなり低下して、所定の膜厚のゲート絶縁膜を得るための処理時間は長くなった。したがって、水蒸気を含む雰囲気中で多結晶シリコン膜の表面を酸化する酸化工程は、温度600℃以上がより好ましい。一方で、実施の形態1における薄膜トランジスタと同様の性能を有する薄膜トランジスタを得ることができた。

【0047】

本実施の形態から、酸化工程における温度を少なくとも500℃以上600℃以下にすることで、高性能の薄膜トランジスタを得ることができといえる。

【0048】

（実施の形態6）

本発明に基づく実施の形態6においては、実施の形態1と同様に、波長が532nmのNd:YAGレーザの第2高調波発振装置を用いて、多結晶シリコン膜を形成した後の酸化工程において、温度650℃、圧力10気圧(1.013MPa)の飽和水蒸気雰囲気中で、多結晶シリコン膜の表面を酸化して、ゲート絶縁膜を形成した。

【0049】

この方法によって得られた薄膜トランジスタの性能は、実施の形態1におけるレーザアニールの条件である温度600℃、圧力20気圧の場合と同様のものを得ることができた。一方で、温度を650℃より上げた場合には、絶縁基板の熱収縮が大きくなつて、薄膜

トランジスタを形成するプロセス中にパターニングの不良が生じ、正常なトランジスタの製造が困難であった。実施の形態5および本実施の形態の結果から、酸化工程においては温度が500°C以上650°C以下であることが好ましい。

【0050】

上記の実施の形態1および実施の形態3から6の結果から、水蒸気を含む雰囲気中で多結晶シリコン膜の表面を酸化する酸化工程は、温度が500°C以上650°C以下、かつ圧力が10気圧以上の飽和水蒸気の雰囲気中で行なうことが好ましい。この条件下で、多結晶シリコン膜を酸化することによって、短時間に所定の厚さの酸化シリコン膜を形成することができ、かつ緻密な酸化シリコン膜が形成できる。また、しきい値電圧の低い薄膜トランジスタを生産性良く製造することができる。

【0051】

なお、今回開示した上記実施の形態はすべての点で例示であって制限的なものではない。本発明の範囲は上記した説明ではなくて特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内でのすべての変更を含むものである。

【図面の簡単な説明】

【0052】

【図1】本発明に基づく半導体装置の製造方法の第1工程を説明する断面図である。

【図2】本発明に基づく半導体装置の製造方法の第2工程を説明する断面図である。

【図3】本発明に基づく半導体装置の製造方法の第3工程を説明する断面図である。

【図4】本発明に基づく半導体装置の製造工程の第4工程を説明する断面図である。

【図5】本発明に基づく半導体装置の製造方法の第5工程を説明する断面図である。

【図6】本発明に基づく半導体装置の製造方法の第6工程を説明する断面図である。

【図7】本発明に基づくレーザ光を照射する装置の概略図である。

【図8】(a)は、本発明に基づく半導体装置の製造方法におけるレーザ光を照射するときの概略斜視図であり、(b)は、レーザ光が照射されるアモルファスシリコン膜を説明する斜視図である。

【図9】本発明に基づく半導体装置の製造方法において、アモルファスシリコン膜にレーザ光を照射するときの説明図である。

【図10】(a)は本発明に基づく製造方法において、溶融部が結晶化されるときの説明図であり、(b)は、従来の技術に基づく製造方法において、溶融部が結晶化されるときの説明図である。

【図11】本発明に基づいて形成された多結晶シリコン膜の結晶粒を説明する平面図である。

【図12】本発明に基づいて製造された薄膜トランジスタのMOS界面付近を拡大した断面図である。

【図13】それぞれの製造方法によって製造された薄膜トランジスタの移動度を説明するグラフである。

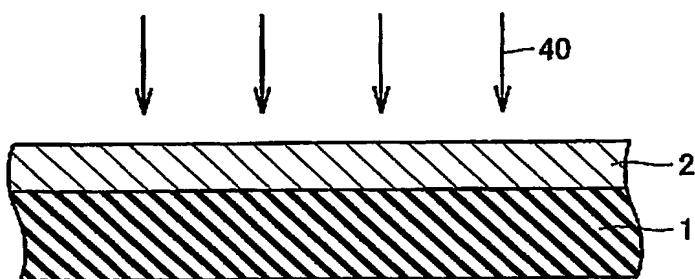
【図14】それぞれの製造方法によって製造された薄膜トランジスタのしきい値電圧を説明するグラフである。

【符号の説明】

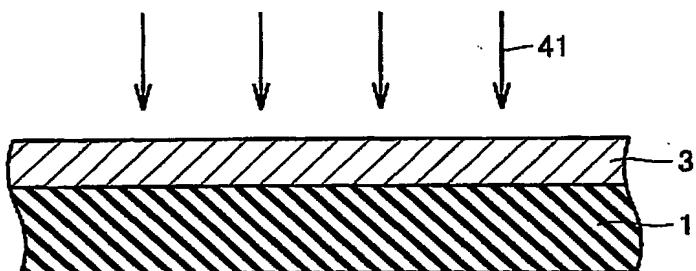
【0053】

1 絶縁基板、2 アモルファスシリコン膜、3 多結晶シリコン膜、5 酸化シリコン膜、6 ゲート電極、7 保護膜、8 ソース・ドレイン電極、10 Nd:YAGレーザの第2高調波発振装置、11 バリアブルアッテネータ、12 移動ステージ、13 ターゲット、14 線状ビーム成形光学系、15 集光レンズ、16 レーザ光、20 溶融部、21 結晶粒、22 ソース・ドレイン領域、25, 26 長さ、30, 31, 32 レーザ光プロファイル、35 温度分布曲線、40, 41, 42, 43, 44, 45, 46, 50, 51, 52 矢印。

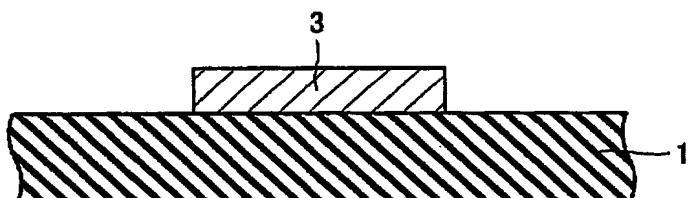
【書類名】 図面
【図1】



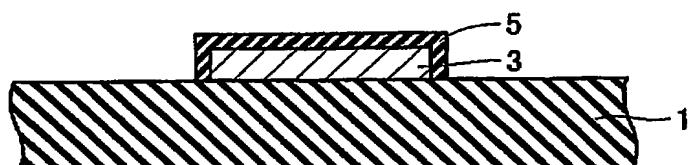
【図2】



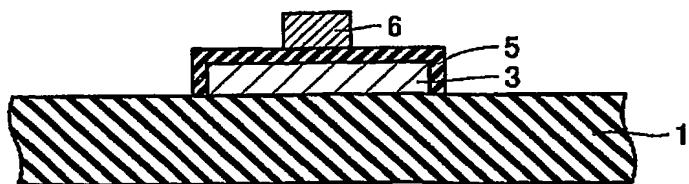
【図3】



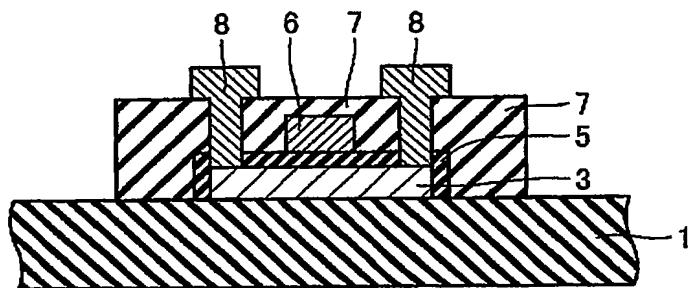
【図4】



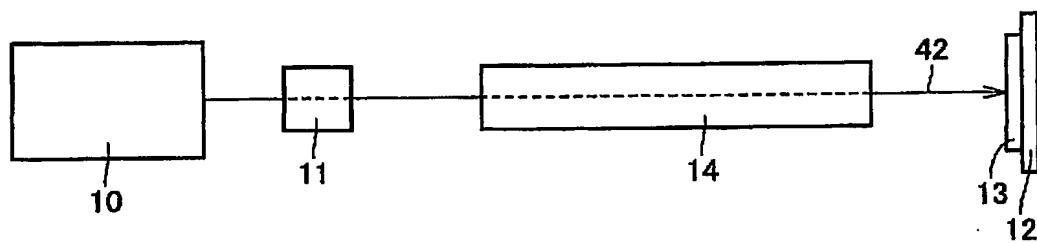
【図5】



【図6】

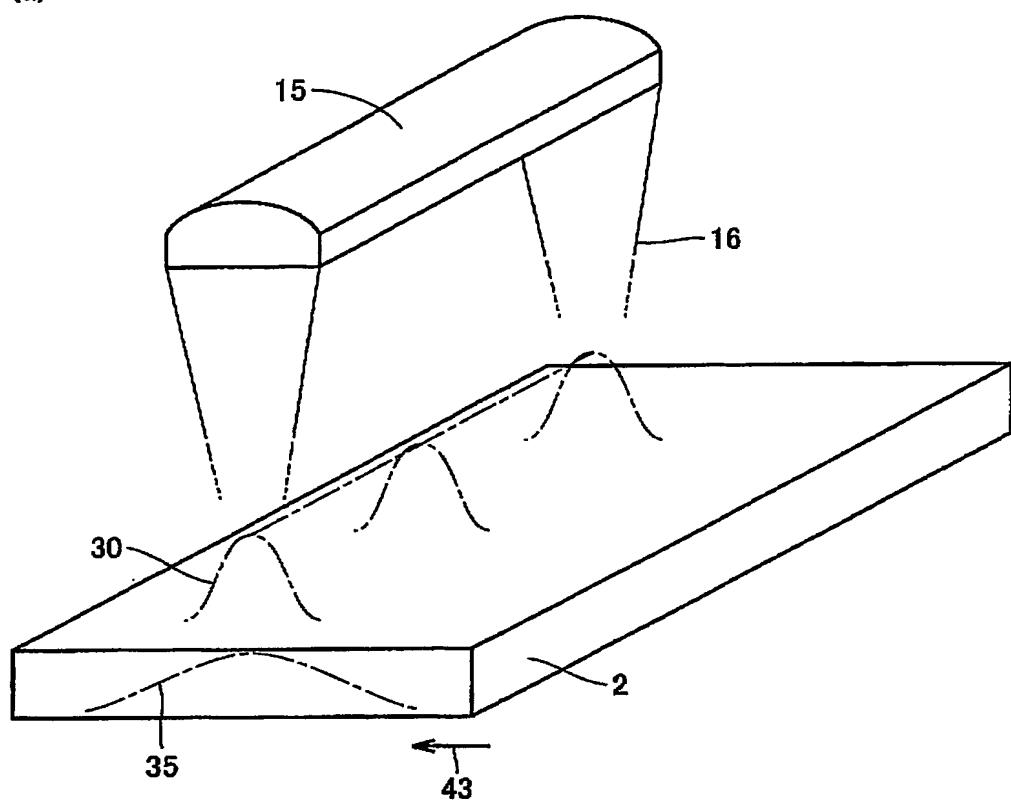


【図7】

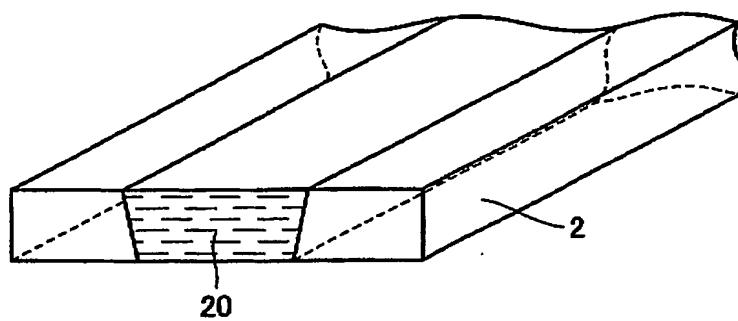


【図8】

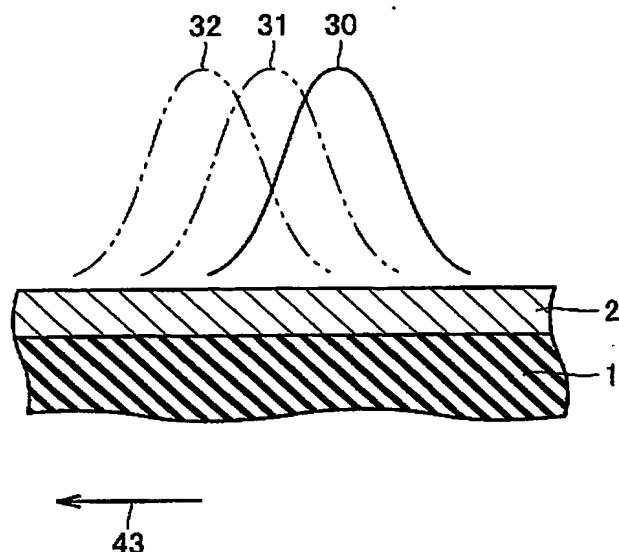
(a)



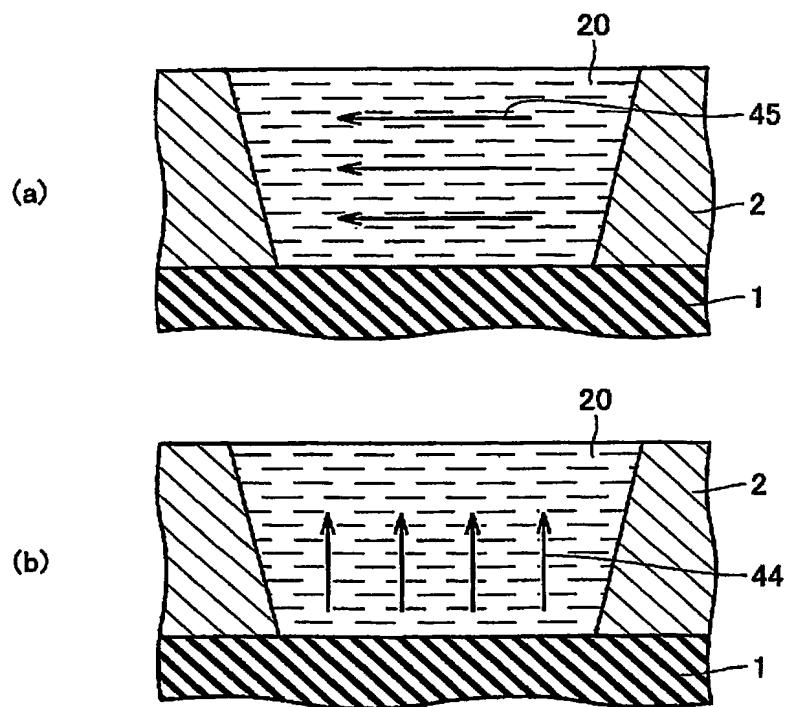
(b)



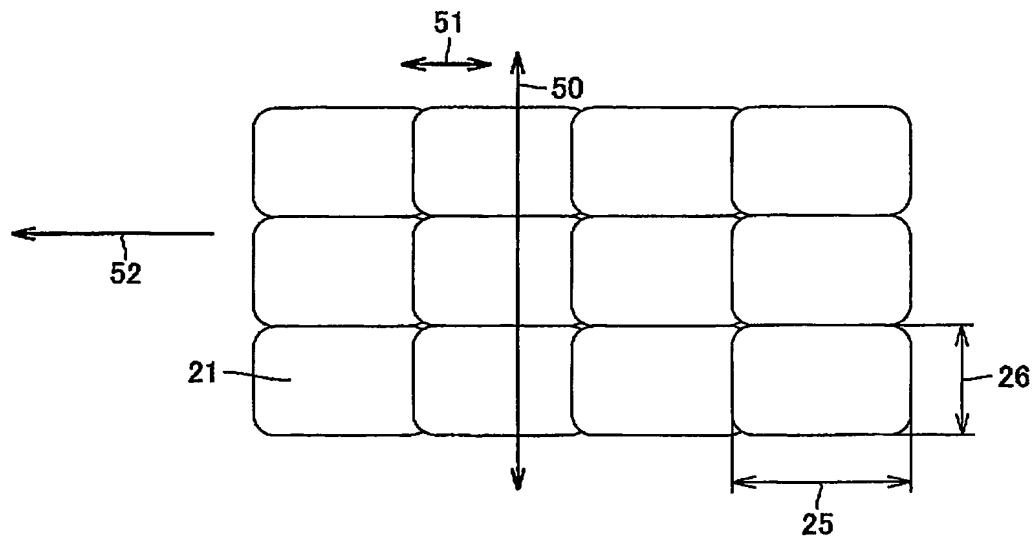
【図9】



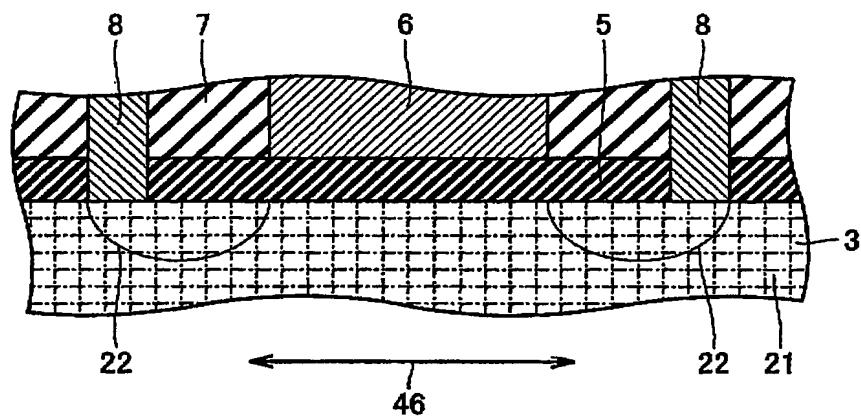
【図10】



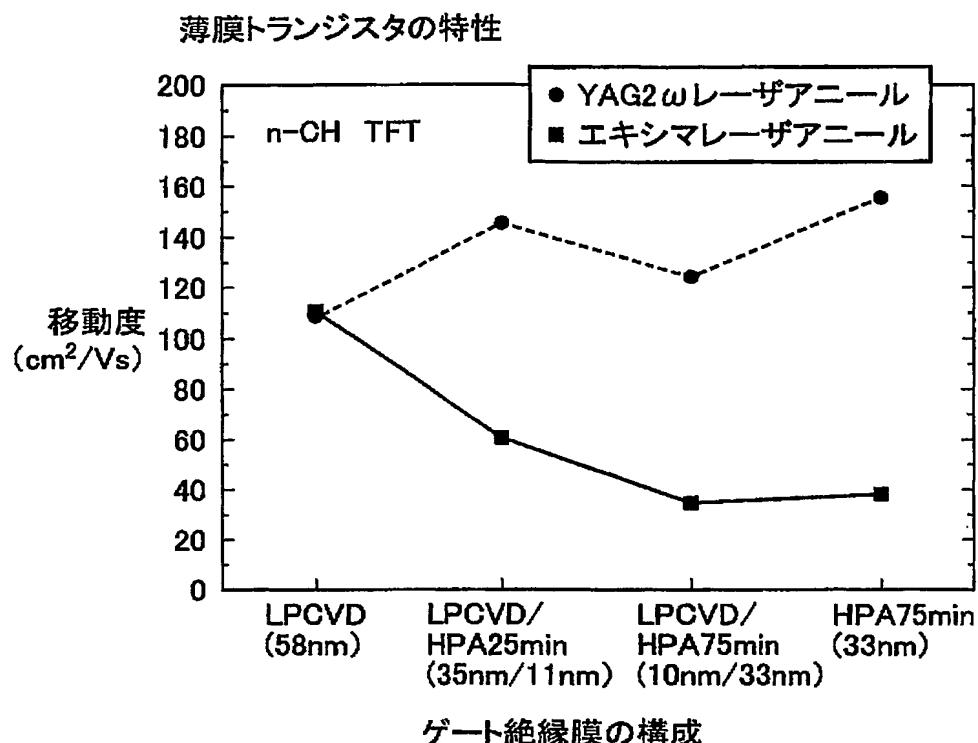
【図11】



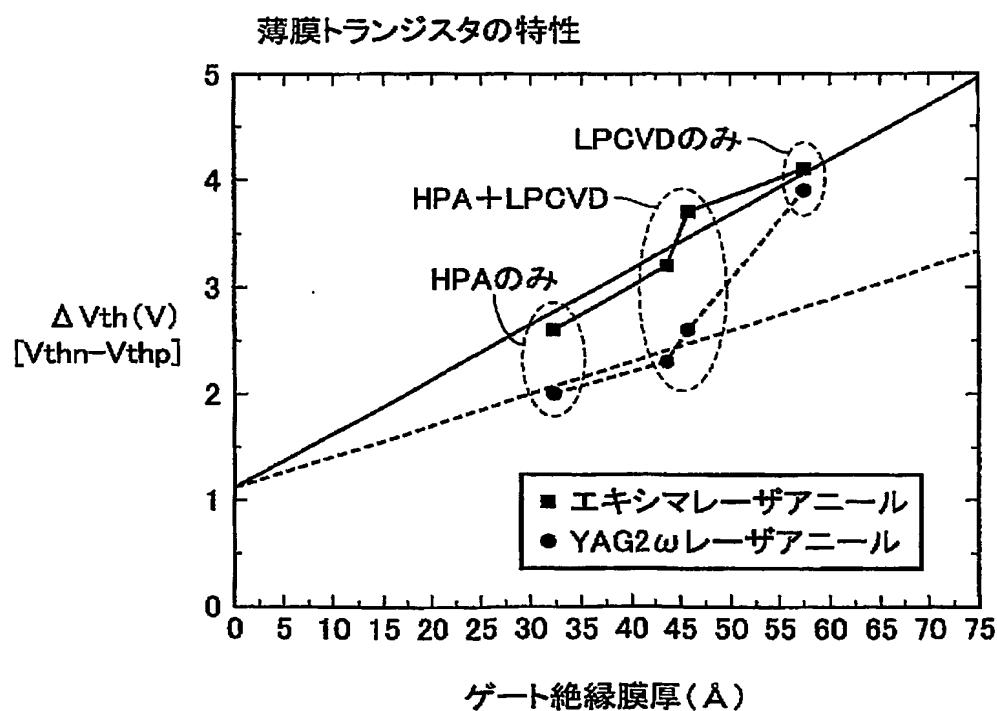
【図12】



【図13】



【図14】



【書類名】要約書

【要約】

【課題】 結晶性の優れた半導体装置を容易に製造することができる半導体装置の製造方法を提供する。

【解決手段】 半導体装置の製造方法は、基板上に非晶質シリコン膜を形成する非晶質シリコン積層工程と、上記非晶質シリコン膜にレーザ光を照射して、上記非晶質シリコン膜の少なくとも一部を多結晶シリコン膜に変換する照射工程と、上記照射工程の後に、酸素を含む雰囲気中で上記多結晶シリコン膜の表面を酸化する酸化工程とを含み、上記レーザ光として、波長が350 nm以上800 nm以下のパルスレーザ光を、幅方向に少なくとも3 (mJ/cm²) / μm以上のエネルギー密度勾配を有する線状ビームに変換したものを用いる。上記酸化工程は、温度が500°C以上650°C以下、かつ圧力が10気圧以上の飽和水蒸気の雰囲気中で行なう。

【選択図】 図8

特願 2003-314245

出願人履歴情報

識別番号 [000006013]

1. 変更年月日 1990年 8月24日

[変更理由] 新規登録

住所 東京都千代田区丸の内2丁目2番3号
氏名 三菱電機株式会社

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.